

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **01161783 A**

(43) Date of publication of application: 26 . 06 . 89

(51) Int. Cl. **H01L 33/00**

(21) Application number: 62322120

(22) Date of filing: 17 . 12 . 87

(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(72) Inventor: **TAKEUCHI MINORU  
SAIKI NOBUYUKI**

(54) **LIGHTING CIRCUIT FOR LIGHT EMITTING DIODE**

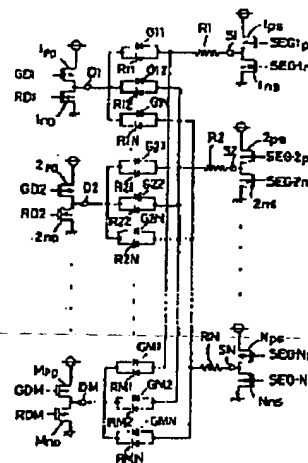
(57) Abstract:

**PURPOSE:** To enable the number of controllable light emitting diodes to be increased without the number of terminals being increased, by a structure wherein light emitting diode parallel circuit groups in which at least one light emitting diode is connected in opposite polarity are connected between a first and second light emitting diode flash controlling terminal groups, each the light emitting diode flash controlling terminal having three potential states.

**CONSTITUTION:** A plurality of first light emitting diode flash controlling terminals D1@DM each of which has three states consisting of a first potential state, a second potential state and a high impedance state, respectively, a plurality of second light emitting diode flash controlling terminals S1@SN each of which has said three states, and light emitting diode parallel circuit groups (G11, R11)@(GMN, RMN) which are connected between said plurality of first and second light emitting diode flash controlling terminals D1@DM and S1@SN, respectively, are provided. Now, each of said light emitting diode parallel circuit groups consists of a plurality of light emitting diodes, and at least one light emitting diodes out of them are connected with the other light emitting diodes in parallel-opposition. For

example, a first and second flash controlling terminals D1@DM, S1@SN are used as digit output terminals and segment output terminals, respectively.

**COPYRIGHT:** (C)1989,JPO&Japio



## ⑫ 公開特許公報(A)

平1-161783

⑬ Int.Cl.<sup>4</sup>

H 01 L 33/00

識別記号

庁内整理番号

J-7733-5F

⑭ 公開 平成1年(1989)6月26日

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 発光ダイオード点灯回路

⑯ 特 願 昭62-322120

⑰ 出 願 昭62(1987)12月17日

⑱ 発 明 者 竹 内 稔 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑲ 発 明 者 齋 木 伸 之 兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 大岩 増雄 外2名

## 明 細 書

## 1. 発明の名称

発光ダイオード点灯回路

## 2. 特許請求の範囲

(1) 第1の電位状態、第2の電位状態及び高インピーダンス状態の3つの状態をもつ複数の第1の発光ダイオード点滅制御端子と、

前記3つの状態をもつ複数の第2の発光ダイオード点滅制御端子と、

前記複数の第1及び第2の発光ダイオード点滅制御端子の間に接続される発光ダイオード並列回路体とを備え、該発光ダイオード並列回路体の各々は複数の発光ダイオードから成りそのうち少なくとも1つが他の発光ダイオードと逆極性に並列に接続されている発光ダイオード点灯回路。

## 3. 発明の詳細な説明

(産業上の利用分野)

この発明は、デジタル時計の数字表示等に使用される発光ダイオード点灯回路に関するものである。

## (従来の技術)

第3図はカソードコモン型ダイナミック点灯回路として従来から知られている発光ダイオード点灯回路を示す回路図である。図において、1a~1cはpチャネルエンハンスメント型金属酸化膜半導体トランジスタ(以下p-MOSTと略す。)であり、ソースが高電位側に各々接続されている。p-MOST 1aのドレインはセグメント出力端子SR1及び抵抗 $r_a$ を介し赤色発光ダイオードR5、R8、R11のアノードに、p-MOST 1bのドレインはセグメント出力端子SR2及び抵抗 $r_b$ を介し赤色発光ダイオードR6、R9、R12のアノードに、p-MOST 1cのドレインはセグメント出力端子SR3及び抵抗 $r_c$ を介し赤色発光ダイオードR7、R10、R13のアノードに各々接続されている。そしてp-MOST 1a~1cは各々のゲートに入力されるセグメント信号SEG・R1~R3に応じON/OFFし、セグメント出力端子SR1~SR3の出力状態を高インピーダンス状態あるいは高電位状態に

する。2a~2cはnチャネルエンハンスメント型金属酸化物半導体トランジスタ（以下n-MOSTと略す。）であり、ソースが低電位側に接続されている。n-MOST 2aのドレインは析出力端子A1を介し赤色発光ダイオードR5~R7のカソードに、n-MOST 2bのドレインは析出力端子A2を介し赤色発光ダイオードR8~R10のカソードに、n-MOST 2cのドレインは析出力端子A3を介し赤色発光ダイオードR11~R13のカソードに各々接続されている。そしてn-MOST 2a~2cは各々のゲートに入力される析信号Digit・R1~R3に応じON/OFFし、析出力端子A1~A3の出力状態を高インピーダンス状態あるいは低電位状態にする。そして、セグメント出力端子SR1~SR3の出力状態と析出力端子A1~A3の組合せにより赤色発光ダイオードR5~R13を点滅させる。

第4図は第3図と類似の構成の従来の発光ダイオード点灯回路を示す回路図であり、この従来例では第3図の従来回路でのp-MOSTとn-M

OST、高電位側と低電位側とを入れ換え、それに伴い発光ダイオードの接続も逆に行っている。また赤色発光ダイオードR5~R13に代えて緑色発光ダイオードG5~G13としている。

次に動作について説明する。まず第3図について説明する。今、セグメント信号SEG・R1が“0V”とするとp-MOST 1aは導通しセグメント出力端子SR1は高電位となる。従って析信号Digit・R1が“5V”ならば、n-MOST 2aが導通し析出力端子A1は低電位となり赤色発光ダイオードR5に電流が流れR5は点灯する。また、析信号Digit・R2が“5V”ならば析出力端子A2が低電位となり赤色発光ダイオードR8が点灯し、析信号Digit・R3が“5V”ならば析出力端子A3が低電位となり赤色発光ダイオードR11が点灯する。

セグメント信号SEG・R2が“0V”の場合も同様に、析信号Digit・R1が“5V”なら赤色発光ダイオードR6が、析信号Digit・R2が“5V”なら赤色発光ダイオードR9が、

析信号Digit・R3が“5V”なら赤色発光ダイオードR12が各々点灯する。セグメント信号SEG・R3が“0V”の場合も同様に、析信号Digit・R1が“5V”なら赤色発光ダイオードR7が、析信号Digit・R2が“5V”なら赤色発光ダイオードR10が、析信号Digit・R3が“5V”なら赤色発光ダイオードR13が各々点灯する。

なお、セグメント信号SEG・R1~R3が“5V”でp-MOST 1a~1cがOFFすれば、セグメント出力端子SR1~SR3は高インピーダンス状態になり、析出力端子A1~A3の出力状態にかかわらず赤色発光ダイオードR5~R13は点灯しない。逆に、析信号Digit・R1~R3が“0V”でn-MOST 2a~2cがOFFすれば析出力端子A1~A3は高インピーダンス状態になり、セグメント出力端子SR1~SR3の出力状態にかかわらず赤色発光ダイオードR5~R13は点灯しない。つまり、セグメント出力端子SR1~SR3と析出力端子A1~

A3の出力状態の組合せにおいて、前者が高電位で後者が低電位の場合のみ赤色発光ダイオードR5~R13のうちどれかが点灯することになる。ここでセグメント出力端子数をN個、析出力端子数をM個とすると(N×M)個の発光ダイオードが制御できることになる。第5図は上記の動作の一例を示したタイミング図である。

第4図に示した回路においては、セグメント出力端子SG1~SG3と析出力端子B1~B3の出力状態の組合せにおいて、前者が低電位（すなわちセグメント信号SEG・G1~G3が“5V”のとき）で後者が高電位（すなわち析信号Digit・G1~G3が“0V”のとき）の場合のみ緑色発光ダイオードG5~G13のうちどれかが点灯する。この場合も、セグメント出力端子数をN個、析出力端子数をM個とすると(N×M)個の発光ダイオードが制御できる。

〔発明が解決しようとする問題点〕

従来の発光ダイオード点灯回路は以上のように構成されているので、(2×N×M)個の発光ダ

イオードを制御しようとする、例えば第3図及び第4図に示した回路では赤色発光ダイオードR5～R13を制御する端子(SR1～SR3及びA1～A3)と、緑色発光ダイオードG5～G13を制御する端子(SG1～SG3及びB1～B3)が別々であるため、制御端子が2(N+M)個となり、制御端子が増加するという問題点があった。

この発明は上記のような問題点を解決するためになされたもので、端子数を増やすことなく、制御できる発光ダイオードの数を増加することができる発光ダイオード点灯回路を得ることを目的とする。

(問題点を解決するための手段)

この発明に係る発光ダイオード点灯回路は、第1の電位状態、第2の電位状態及び高インピーダンス状態の3つの状態をもつ複数の第1の発光ダイオード点滅制御端子と、前記3つの状態をもつ複数の第2の発光ダイオード点滅制御端子と、前記複数の第1及び第2の発光ダイオード点滅制御

るセグメント信号SEG・ $i_n$ である0V/5Vに応じOFF/ONする。p-MOST  $i_{ps}$ 及びn-MOST  $i_{ns}$ のドレイン共通接続点はセグメント出力端子S $_i$ に接続されている。セグメント出力端子S $_i$ は、p-MOST  $i_{ps}$ のみがONすると高電位となり、n-MOST  $i_{ns}$ のみがONすると低電位となり、p-MOST  $i_{ps}$ 及びn-MOST  $i_{ns}$ 共にOFFすると高インピーダンス状態となる。

j $_{pd}$  (j=1～M)はp-MOSTであり、ソースが高電位側に接続され、ゲートに入力される析信号GD $_j$ である0V/5Vに応じON/OFFする。j $_{nd}$ はn-MOSTであり、ソースが低電位側に、ドレインがp-MOST j $_{pd}$ のドレインに各々接続され、ゲートに入力される析信号RD $_j$ である0V/5Vに応じOFF/ONする。p-MOST j $_{pd}$ 及びn-MOST j $_{nd}$ のドレイン共通接続点は析出力端子D $_j$ に接続されている。析出力端子D $_j$ は、p-MOST j $_{pd}$ のみがONすると高電位となり、n-MOST j $_{nd}$ のみがO

端子の間に接続される発光ダイオード並列回路体とを備え、該発光ダイオード並列回路体の各々は複数の発光ダイオードから成りそのうち少なくとも1つが他の発光ダイオードと逆極性に並列に接続した構成としている。

(作用)

この発明における第1及び第2の発光ダイオード点滅制御端子は、各々第1の電位状態、第2の電位状態及び高インピーダンス状態の3つの状態を有し、これらの組合せにより発光ダイオード並列回路体を構成する発光ダイオードを点滅させる。

(実施例)

第1図はこの発明の一実施例である発光ダイオード点灯回路を示す回路図である。図において、 $i_{ps}$  (i=1～N)はp-MOSTであり、ソースが高電位側に接続され、ゲートに入力されるセグメント信号SEG・ $i_p$ である0V/5Vに応じON/OFFする。 $i_{ns}$ はn-MOSTであり、ソースが低電位側に、ドレインがp-MOST  $i_{ps}$ のドレインに各々接続され、ゲートに入力され

Nすると低電位となり、p-MOST j $_{pd}$ 及びn-MOST j $_{nd}$ 共にOFFすると高インピーダンス状態となる。

析出力端子D $_j$ は緑色および赤色の2つの発光ダイオードG $_ji$ 及びR $_ji$ が逆極性に並列に接続された並列回路体の一方端に接続され、セグメント出力端子S $_i$ は抵抗R $_i$ を介し前記並列回路体の他方端に接続されている。具体的には、析出力端子D $_j$ は緑色発光ダイオードG $_ji$ アノード及び赤色発光ダイオードR $_ji$ のカソードに接続され、セグメント出力端子S $_i$ は抵抗R $_i$ を介し緑色発光ダイオードG $_ji$ のカソード及び赤色発光ダイオードR $_ji$ のアノードに接続されている。そして、析出力端子D $_j$ が高電位でセグメント出力端子S $_i$ が低電位の場合緑色発光ダイオードG $_ji$ が点灯し、その逆の場合は、赤色発光ダイオードR $_ji$ が点灯する。また、セグメント出力端子S $_i$ が高インピーダンス状態の場合は析出力端子D $_j$ の状態にかかわらず発光ダイオードG $_ji$ 及びR $_ji$ は点灯せず、また、析出力端子D $_j$ が

高インピーダンス状態の場合もセグメント出力端子S<sub>i</sub>の出力状態にかかわらず発光ダイオードG<sub>j</sub>i及びR<sub>j</sub>iは点灯しない。

次に動作について説明する。セグメント信号SEG・i<sub>n</sub>及びSEG・i<sub>p</sub>が“5V”で桁信号GD<sub>j</sub>及びRD<sub>j</sub>が“0V”ならばセグメント出力端子S<sub>i</sub>は低電位となり、桁出力端子D<sub>j</sub>は高電位となるため、指定された緑色発光ダイオードG<sub>j</sub>iが点灯する。次に、セグメントSEG・i<sub>p</sub>及びSEG・i<sub>n</sub>が“0V”で桁信号RD<sub>j</sub>及びGD<sub>j</sub>が“5V”ならば、セグメント出力端子S<sub>i</sub>は高電位となり桁出力端子D<sub>j</sub>は低電位となるため指定された赤色発光ダイオードR<sub>j</sub>iが点灯する。

セグメント信号SEG i<sub>p</sub>が“5V”でセグメントSEG i<sub>n</sub>が“0V”の場合、p-MOST i<sub>ps</sub>およびn-MOST i<sub>ns</sub>共にOFFするので、セグメント出力端子S<sub>i</sub>は高インピーダンス状態となり、桁出力端子D<sub>j</sub>の状態にかかわらず発光ダイオードG<sub>j</sub>i及びR<sub>j</sub>iは点灯しない。また

桁信号GD<sub>j</sub>が“5V”で桁信号RD<sub>j</sub>が“0V”の場合、p-MOST j<sub>pd</sub>及びn-MOST j<sub>nd</sub>共にOFFするので、桁出力端子D<sub>j</sub>は高インピーダンス状態となり、セグメント出力端子S<sub>i</sub>の状態にかかわらず発光ダイオードG<sub>j</sub>i及びR<sub>j</sub>iは点灯しない。ここでセグメント出力端子数をN個、桁出力端子数をM個とすると(2×N×M)個の発光ダイオードが制御できることになる。

第2図は上記動作の一例を示すタイミング図である。

なお、上記実施例ではCMOSTランジスタを用いて回路を構成したが、バイポーラランジスタを用いても上記実施例と同様の効果が得られる。

また、上記実施例では2個の発光ダイオードを逆極性に接続し並列回路体を構成したが、3個以上の発光ダイオードを用いそのうち少なくとも1個の発光ダイオードを逆極性に接続することにより並列回路体を構成してもよい。

(発明の効果)

以上のようにこの発明によれば、第1の電位状

態、第2の電位状態及び高インピーダンス状態という3つ状態を有する第1の発光ダイオード点滅制御端子及び第2の発光ダイオード点滅制御端子を設け、これらの端子間に複数の発光ダイオードが並列に接続されそのうち少なくとも1つが他の発光ダイオードと逆極性に接続されている発光ダイオード並列回路体を接続しているので、従来と同様の端子数で制御できる発光ダイオードの数を増加できるという効果がある。

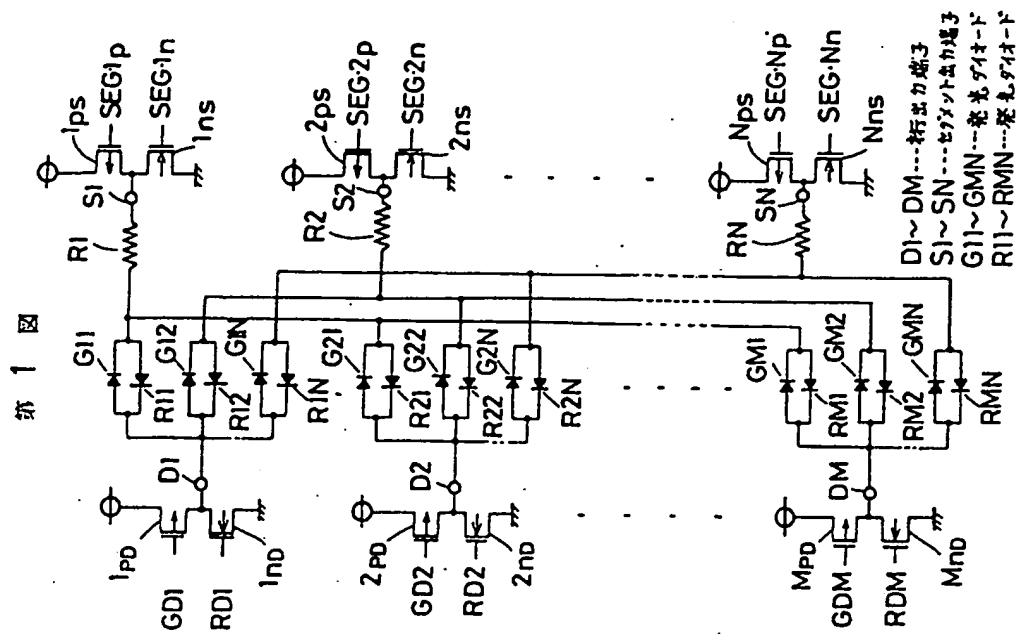
#### 4. 図面の簡単な説明

第1図はこの発明の一実施例である発光ダイオード点灯回路を示す回路図、第2図は第1図の回路における動作のタイミング図、第3図は従来の発光ダイオード点灯回路を示す回路図、第4図は従来の他の発光ダイオード点灯回路を示す回路図、第5図は第3図の回路における動作のタイミング図である。

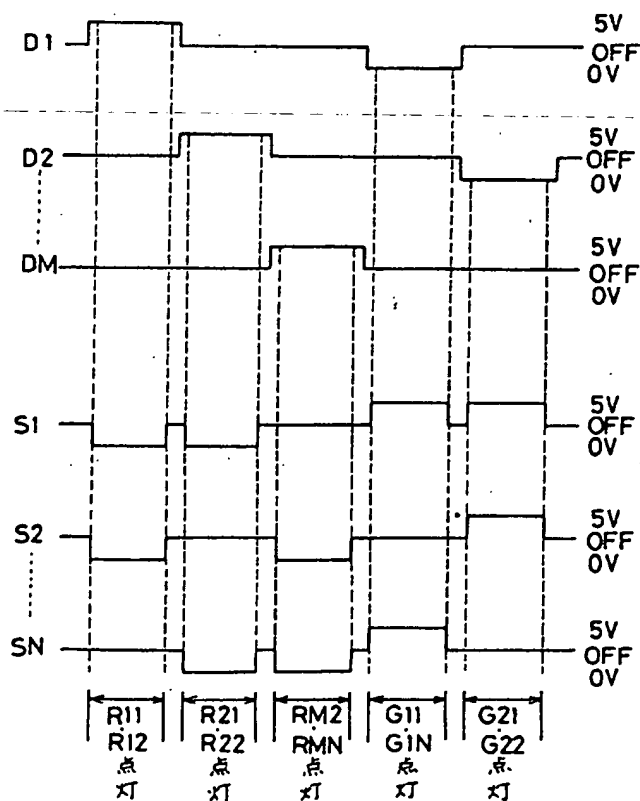
図において、D1～DMは桁信号出力端子、S1～SNはセグメント出力端子、G11～GMN及びR11～RMNは発光ダイオードである。

なお、各図中同一符号は同一または相当部分を示す。

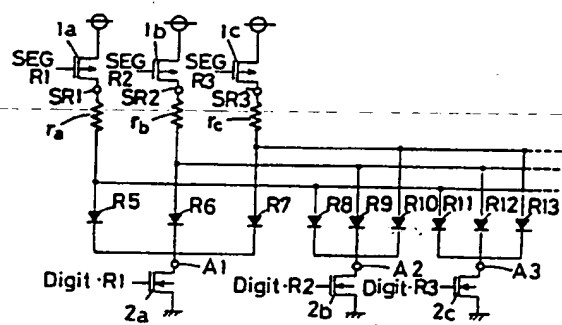
代理人 大 岩 増 雄



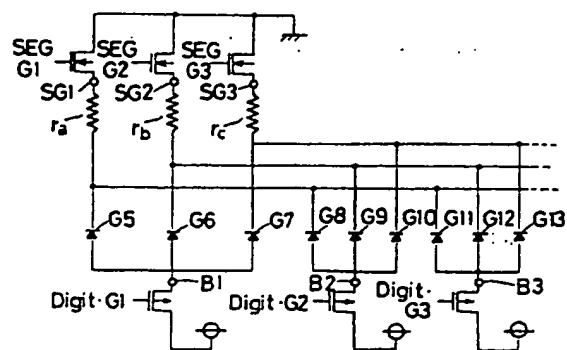
第 2 圖



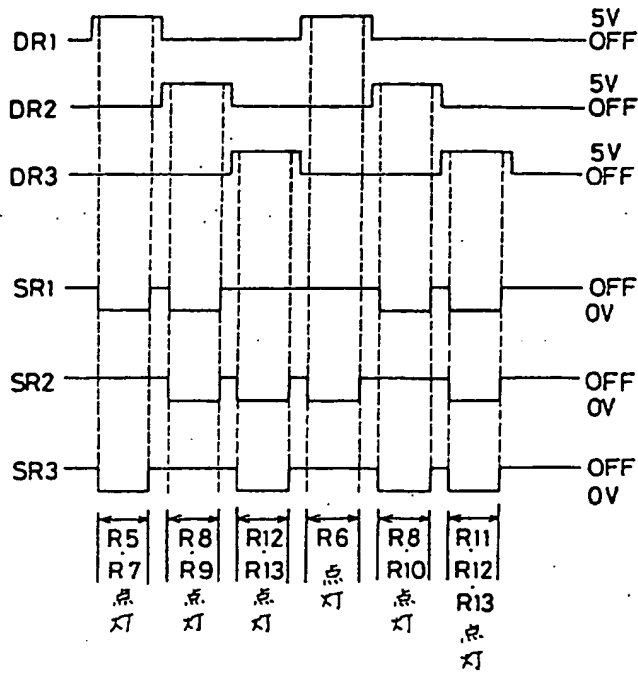
第 3 章



第 4 回



第 5 図



特許庁長官殿

1. 事件の表示

特願昭 62-322120 号

2. 発明の名称

発光ダイオード点灯回路

3. 補正をする者

事件との関係

特許出願人

住所

東京都千代田区丸の内二丁目2番3号

名称

(601) 三菱電機株式会社

代表者 志岐守 説

4. 代理人

住所

東京都千代田区丸の内二丁目2番3号

三菱電機株式会社内

氏名

(7375) 弁理士 大岩 増 雄

(連絡先 03(213)3421特許部)

5. 補正の対象

明細書の発明の詳細な説明の欄

6. 補正の内容

(1) 明細書をつぎのとおり訂正する。

ページ	行	訂 正 前	訂 正 後
3	8	ドレンイ	ドレイン

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

---

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**